

Краткие теоретические сведения

В данной лабораторной работе исследуются RS-, D-, T-, JK-триггеры.

RS-триггеры. Простейшими триггерами являются асинхронные RS-триггеры. Обычно они используются как ячейки памяти в триггерах других типов, а также в схемах подавления дребезга контактов. Различают асинхронные RS-триггеры с прямыми и инверсными входами (табл. 1). Асинхронные триггеры реагируют на сигналы в момент их появления на входах триггера.

Табл. 1. Асинхронные RS-триггеры

Асинхронный RS- триггер с прямыми входами			<table border="1"> <tr> <th>S</th> <th>R</th> <th>Q^{i+1}</th> </tr> <tr> <td>0</td> <td>0</td> <td>Q^i - режим хранения</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>«эффект гонок»</td> </tr> </table>	S	R	Q^{i+1}	0	0	Q^i - режим хранения	0	1	0	1	0	1	1	1	«эффект гонок»
			S	R	Q^{i+1}													
			0	0	Q^i - режим хранения													
			0	1	0													
1	0	1																
1	1	«эффект гонок»																
Асинхронный RS-триггер с инверсными входами			<table border="1"> <tr> <th>\bar{S}</th> <th>\bar{R}</th> <th>Q^{i+1}</th> </tr> <tr> <td>0</td> <td>0</td> <td>«эффект гонок»</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>Q^i - режим хранения</td> </tr> </table>	\bar{S}	\bar{R}	Q^{i+1}	0	0	«эффект гонок»	0	1	1	1	0	0	1	1	Q^i - режим хранения
			\bar{S}	\bar{R}	Q^{i+1}													
			0	0	«эффект гонок»													
			0	1	1													
1	0	0																
1	1	Q^i - режим хранения																

Синхронные RS-триггеры реагируют на сигналы только при наличии разрешающего сигнала на входе C (входе синхронизации). Они могут быть со статическим и динамическим управлением. Триггеры со статическим управлением переключаются, когда на входе синхронизации C установлен уровень (0 или 1), разрешающий работу триггера. Пример такого триггера показан на рис. 1. При C=0 он находится в режиме хранения информации, при C=1 работает как обычный асинхронный RS-триггер с прямыми входами.

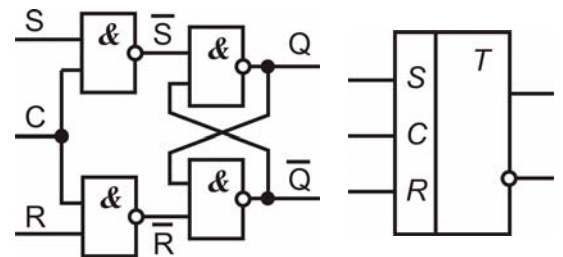


Рис. 1. Синхронный RS-триггер со статическим управлением

В триггерах с динамическим управлением переключение осуществляется по переднему (переход из 0 в 1) или по заднему (переход из 1 в 0) фронту синхросигнала C. В первом случае говорят, что у триггера прямой динамический вход (рис. 2), во втором случае – инверсный (рис. 3).

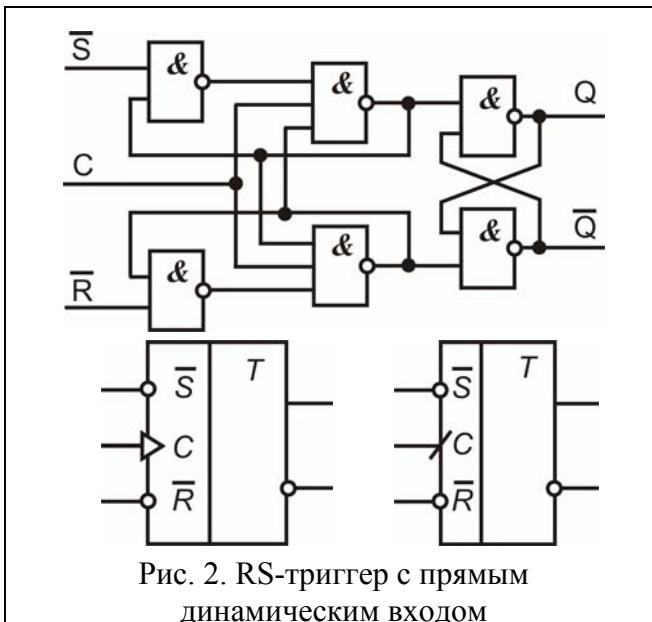


Рис. 2. RS-триггер с прямым динамическим входом

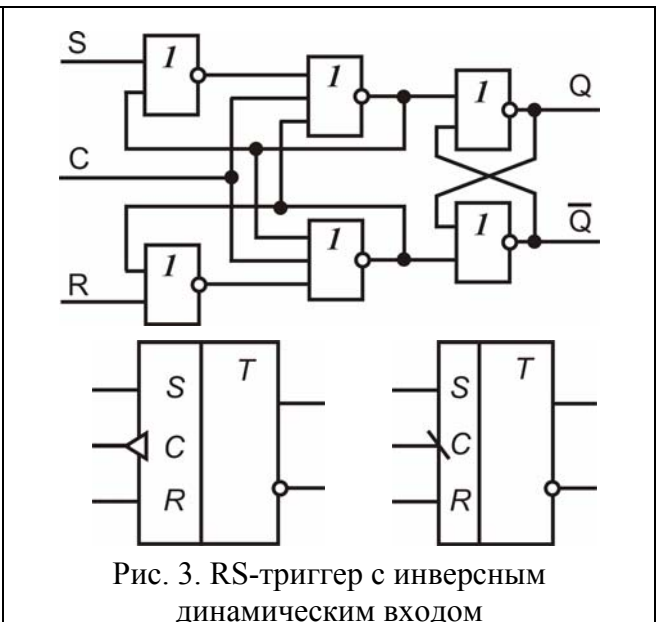


Рис. 3. RS-триггер с инверсным динамическим входом

На макете RS-триггеры представлены микросхемой K555TP2 (зарубежный аналог 74279). Она содержит четыре асинхронных RS-триггера с инверсными входами (рис. 4). Входы $\overline{S1}$ и $\overline{S2}$ объединены логической функцией «И» (выход Q устанавливается в 1 как при $\overline{S1}=0$, так и при $\overline{S2}=0$).

Когда нужно обеспечить точную синхронизацию переключений, в цифровой аппаратуре используют двухступенчатые триггеры (зарубежное обозначение «Master-Slave»), в которых в процессе работы одна из ступеней работает в режиме приема информации, другая – в режиме хранения (рис. 5).



Рис. 4. Микросхема K555TP2

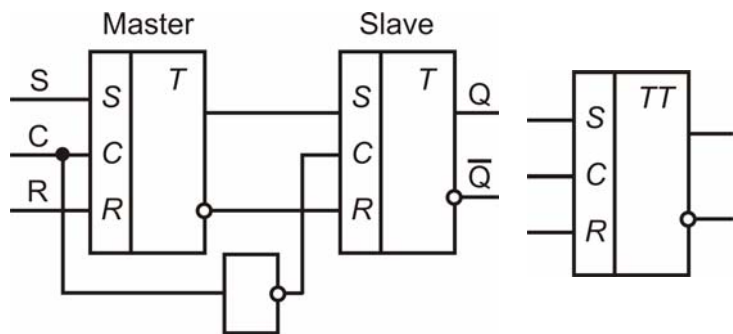


Рис. 5. Двухступенчатый RS-триггер со статическим управлением

D-триггеры. D-триггеры строятся на основе RS-триггеров. У них два входа – информационный вход D и вход синхронизации C . При подаче синхронизирующего сигнала C триггер запоминает состояние входного сигнала D . Как и RS-триггеры, D-триггеры могут быть как со статическим, так и с динамическим управлением, могут строиться по одноступенчатой и по двухступенчатой («Master-Slave») схеме. Простейший D-триггер с прямым статическим входом показан на рис. 6.

На лабораторном макете D-триггер представлен микросхемой K155TM2 (рис. 7). Микросхема содержит два независимых D-триггера, срабатывающих по переднему фронту тактового сигнала (переход C из 0 в 1). По входам \overline{R} и \overline{S} микросхема K155TM2 (аналог 7474) работает как обычный асинхронный RS-триггер. Вход \overline{R} используется также для начального сброса триггера по включению питания.

T-триггеры. T-триггеры применяются в качестве делителей частоты. У них только один вход C ; по каждому входному импульсу C состояние выхода Q меняется на противоположное. Микросхемы T-триггеров не выпускаются, их собирают на базе RS- или D-триггеров (рис. 8).

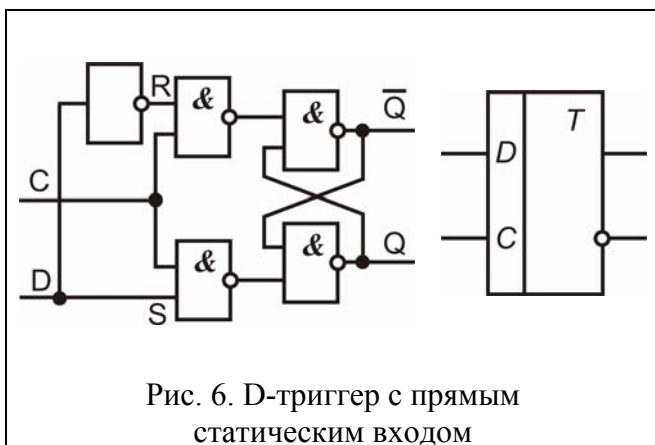


Рис. 6. D-триггер с прямым статическим входом

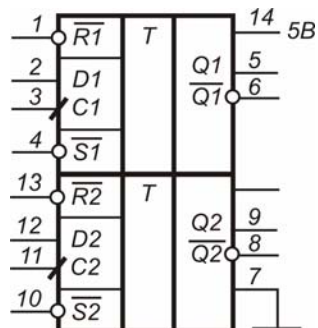


Рис. 7. Микросхема K155TM2

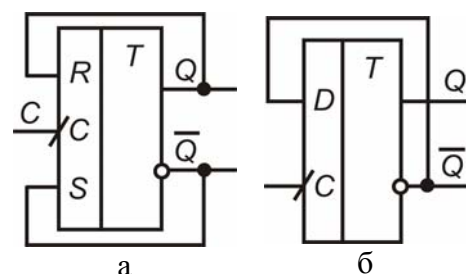


Рис. 8. T-триггер, построенный на RS- (а) и D- (б) триггерах

JK-триггеры. У JK-триггера два информационных входа (J , K) и вход синхронизации C . Активный уровень на входе J устанавливает выход в единицу (аналог Set), активный уровень на входе K – в ноль (аналог Reset). Если оба входа неактивны, триггер находится в режиме хранения, если оба активны – в режиме T-триггера (по синхросигналу состояние выхода меняется на противоположное).

На лабораторном макете JK-триггеры представлены микросхемой K555TB9 (рис. 9), ее зарубежный аналог 74112. Микросхема представляет собой два независимых JK-триггера с инверсным динамическим входом, то есть считывание информации с входов J и K происходит по заднему фронту синхроимпульса C (переход из 0 в 1). Входы \bar{S} , \bar{R} являются входами установки (Set) и сброса (Reset). Таблица истинности K555TB9 показана в табл. 2.

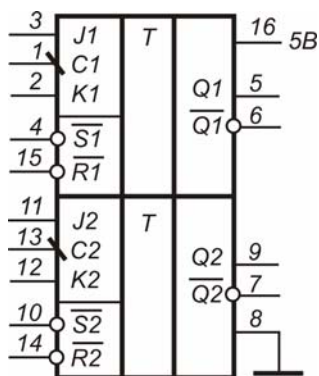


Рис. 9. Микросхема K555TB9

Табл. 2. Таблица истинности K555TB9

Входы					Выход
\bar{S}	\bar{R}	C	J	K	Q_i
0	0	×	×	×	запрещенное состояние
0	1	×	×	×	1
1	0	×	×	×	0
1	1	1→0	0	0	Q_i
1	1	1→0	0	1	0
1	1	1→0	1	0	1
1	1	1→0	1	1	$\overline{Q_{i-1}}$

На основе JK-триггера можно получить D- и асинхронный и синхронный T-триггеры (рис. 10 – 12).

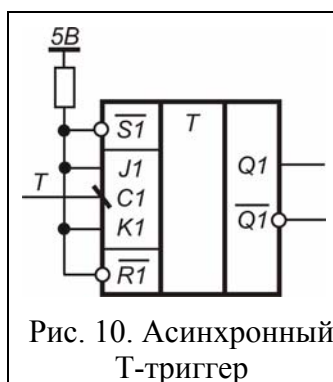


Рис. 10. Асинхронный T-триггер

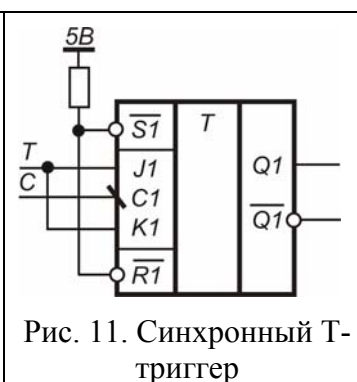


Рис. 11. Синхронный T-триггер

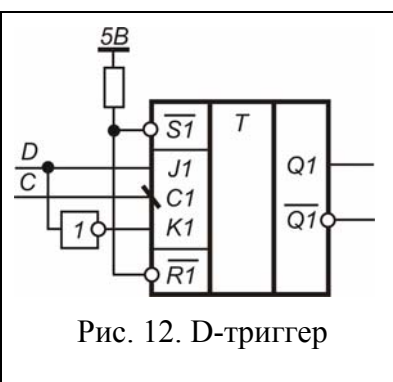


Рис. 12. D-триггер

Порядок выполнения работы

1. В EWB собрать асинхронные RS-триггеры на элементах И-НЕ, ИЛИ-НЕ согласно таблице 1. К входам подключить переключатели, к выходам – светодиоды, подписать выводы. Измерить таблицы истинности. Посмотреть, что происходит при подаче на вход триггера запрещенных комбинаций.
2. В EWB собрать синхронный RS-триггер со статическим управлением согласно рис. 1. Измерить таблицу истинности (входом C управлять при помощи переключателя). Убедиться в том, что при C=0 триггер находится в режиме хранения и не реагирует на изменение сигналов на входах S, R; а при C=1 триггер работает как асинхронный, и сигнал на выходах изменяется сразу после изменения сигнала на входе.
3. В EWB собрать синхронный RS-триггер с прямым динамическим входом согласно рис. 2. Измерить таблицу истинности. Убедиться в том, что переключение происходит только по переднему фронту импульса C.
4. В EWB измерить таблицу истинности микросхемы 74279 (входы $\bar{S}1$, $\bar{S}2$ в EWB объединить). Посмотреть, что происходит при подаче на вход триггера запрещенных комбинаций.
5. В EWB собрать D-триггер по рис. 6, измерить таблицу истинности.
6. В EWB изучить микросхему 7474, измерить ее таблицу истинности.
7. В EWB на микросхеме 7474 собрать T-триггер по рис. 8-б, измерить таблицу истинности.
8. В EWB измерить таблицу истинности JK-триггера 74112. Убедиться, что RS-входы являются асинхронными, а входы JK – синхронными с инверсным динамическим управлением по входу C.
9. В EWB на основе JK-триггера 74112 собрать D-триггер и асинхронный и синхронный T-триггеры согласно рис. 10 – 12 и измерить их таблицы истинности.
10. Повторить п. 1,2, 4 – 9 на лабораторном макете.

В отчете по лабораторной работе привести:

- описание RS-, D-, T-, JK-триггеров, их таблицы истинности, области применения;
- описание микросхем K555TP2, K155TM2, K555TB9;
- схемы, разработанные в EWB, и результаты их анализа.
- измеренные таблицы истинности триггеров, собранных на основе микросхемы K555TB9.

Вопросы для допуска к лабораторной работе

1. Какие триггеры называются асинхронными (синхронными)? Со статическим (динамическим) управлением? Одноступенчатыми (двухступенчатыми)?
2. Как работают RS-, D-, T-, JK-триггеры?
3. Назначение микросхем K555TP2, K155TM2, K555TB9.
4. Назначение выводов микросхем K555TP2, K155TM2, K555TB9.
5. Результаты выполнения п. 1 – 9 работы.

Контрольные вопросы и задания

Нарисовать временную диаграмму, описывающую работу устройства (рис. 13 - 20).

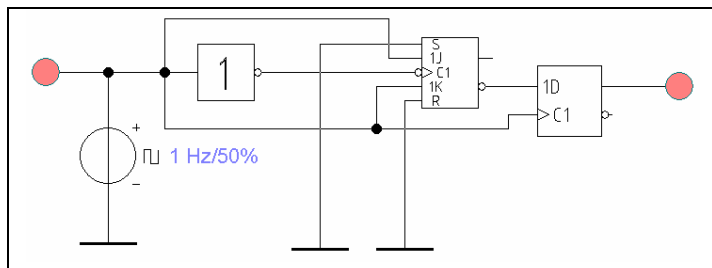


Рис. 13

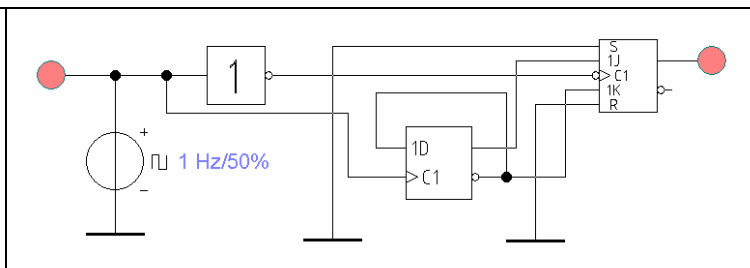


Рис. 14

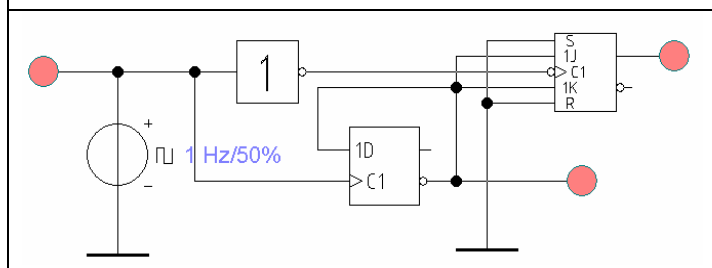


Рис. 15

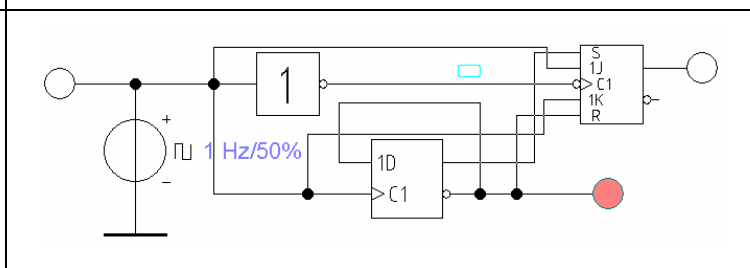


Рис. 16

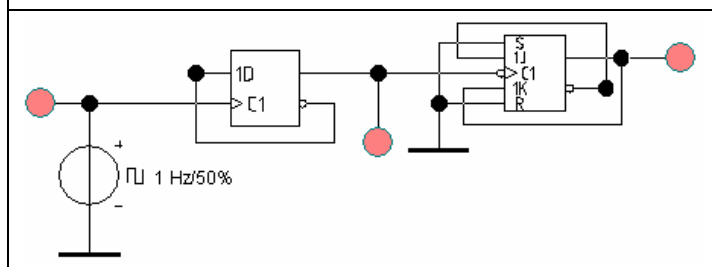


Рис. 17

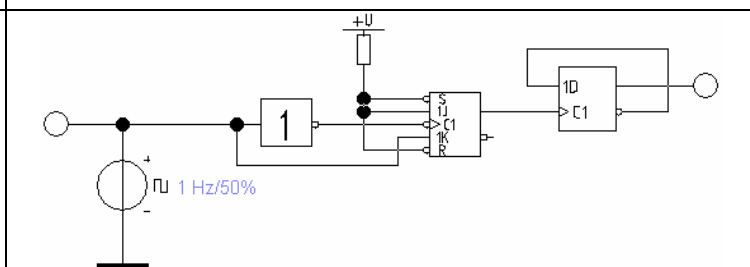


Рис. 18

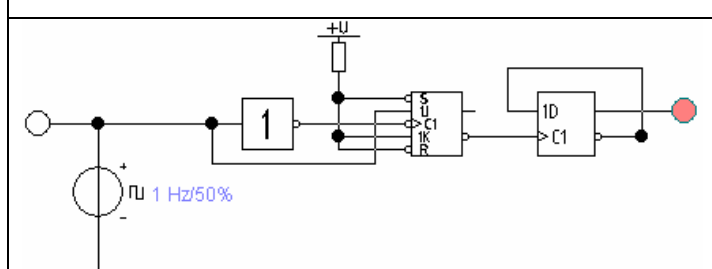


Рис. 19

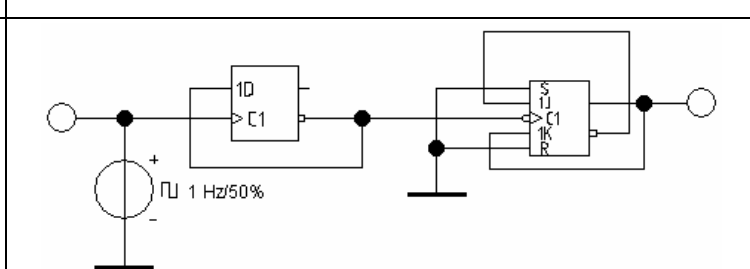


Рис. 20